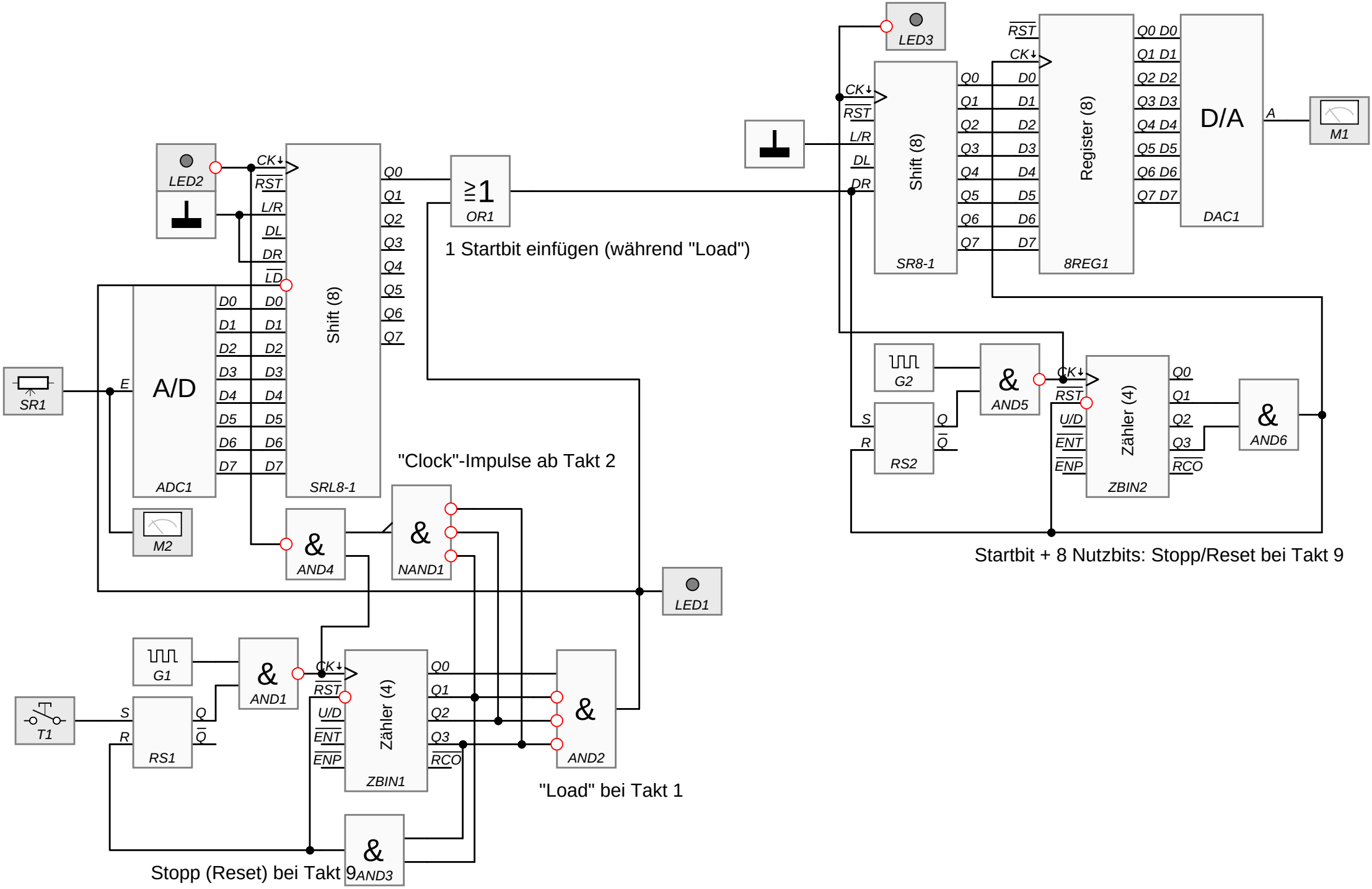
LED3
RST
CK↓
Q0 D0
Q1 D1
Q2 D2
Q3 D3
Q4 D4
Q5 D5
Q6 D6
Q7 D7
D/A
A
M1
CK↓
RST
L/R
DL
DR
Shift (8)
SR8-1
Q0
Q1
Q2
Q3
Q4
Q5
Q6
Q7
D0
D1
D2
D3
D4
D5
D6
D7
Register (8)
8REG1
DAC1
LED2
CK↓
RST
L/R
DL
DR
LD
Shift (8)
SRL8-1
Q0
Q1
Q2
Q3
Q4
Q5
Q6
Q7
≥1
OR1
1 Startbit einfügen (während "Load")
SR1
E
A/D
ADC1
D0
D1
D2
D3
D4
D5
D6
D7
M2
G2
&
AND5
CK↓
RST
U/D
ENT
ENP
Zähler (4)
ZBIN2
Q0
Q1
Q2
Q3
RCO
&
AND6
S
R
RS2
Q
Q
Startbit + 8 Nutzbits: Stopp/Reset bei Takt 9
"Clock"-Impulse ab Takt 2
&
AND4
&
NAND1
LED1
G1
&
AND1
CK↓
RST
U/D
ENT
ENP
Zähler (4)
ZBIN1
Q0
Q1
Q2
Q3
RCO
&
AND2
T1
S
R
RS1
Q
Q
"Load" bei Takt 1
&
AND3
Stopp (Reset) bei Takt 9